

KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020030082847 A
(43)Date of publication of application: 23.10.2003

(21)Application number: 1020020021345
(22)Date of filing: 18.04.2002

(71)Applicant: TESTECH, INC.
(72)Inventor: JUNG, SEOK GWON
LEE, DU WON

(51)Int. Cl. G01R 31/26

(54) DEVICE AND METHOD FOR BURNING-IN AND TESTING MULTI-CHIP PACKAGE

(57) Abstract:



PURPOSE: A device and a method for burning-in and testing multi-chip package are provided to improve the productivity thereof by implementing the burn-in and test matching with the characteristics of products.

CONSTITUTION: A method for burning-in and testing multi-chip package includes the steps of: loading a plurality of packages on the palette received at the burn-in and test device and operating the device; setting(S30) the various multiplex selection and test conditions for each of the packages; implementing(S32) the contact test; randomly selecting(S34) the multiplex condition corresponding to the package; setting(S36) the temperature; test running(S38) the first test package based on the information down loaded; identifying(S40) whether the defect is occurred or not; finishing after chamber alarm is implemented when the device defect is detected and identifying the final test item if the device defect is not detected; and finishing(S42) the process if the final test item is a normal state.

© KIPO 2004

Legal Status

BEST AVAILABLE COPY

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G01R 31/26

(11) 공개번호 특2003-0082847
(43) 공개일자 2003년10월23일

(21) 출원번호 10-2002-0021345
(22) 출원일자 2002년04월18일

(71) 출원인 테스텍 주식회사
충청남도 천안시 업성동 625-4

(72) 발명자 정석권
경기도수원시팔달구영통동955-1 황골주공아파트138-401
이두원
인천광역시남구주안8동1491-3번지연홍아파트1동301호

(74) 대리인 이재화

심사청구 : 있음

(54) 멀티칩 패키지의 번인 및 테스트 장치 및 방법

요약

본 발명은 각 제품별 프로그램을 하나의 프로그램으로 통합하여 멀티칩 패키지에 대한 번인 및 테스트를 간단하게 수행하도록 한 멀티칩 패키지의 번인 및 테스트 방법에 관한 것으로, 팔레트에 다수개의 상이한 메모리 소자가 적층된 패키지를 장착하고 그 패키지에 대한 접촉검사를 행하는 제 1과정; 및 상기 접촉검사가 완료되면 상기 패키지를 하나의 번인 및 테스트 프로그램에 의해 번인 및 테스트하되, 각 메모리 소자별로 어드레스 및 데이터 멀티플렉스 조건을 실시간 온 더 플라이로 변경하여 번인 및 테스트를 행하는 제 2과정을 구비하여, 테스트 아이템이 시작될 때마다 멀티플렉스 조건을 자동으로 세팅해 주므로, 제품특성에 맞는 번인 및 테스트를 실시간으로 행하게 된다.

대표도

도 8

색인어

번인, 테스트, 멀티칩, 번인 및 테스트 프로그램, 패키지

명세서

도면의 간단한 설명

도 1은 종래의 패키지의 번인 및 테스트 방법을 설명하는 플로우차트.

도 2는 본 발명의 멀티칩 패키지의 번인 및 테스트 장치의 구성을 나타낸 블럭도.

도 3은 도 2의 X/Y 멀티플렉서의 내부 구성을 나타낸 도면.

도 4는 도 2의 어드레스/데이터 멀티플렉서의 내부 구성을 나타낸 도면.

도 5는 본 발명의 설명에 채용되는 SDRAM의 라이트 타이밍도.

도 6은 본 발명의 설명에 채용되는 SRAM의 라이트 타이밍도.

도 7은 본 발명의 설명에 채용되는 낸드 플래쉬 메모리의 라이트 타이밍도.

도 8은 본 발명의 실시예에 따른 멀티칩 패키지의 번인 및 테스트 방법을 설명하는 플로우차트이다.

도면의 주요부분에 대한 부호의 설명

10 : 클럭 발생기 12 : 마이크로 시퀀스 제어 유니트

14 : X어드레스 발생기 16 : Y어드레스 발생기

18, 20 : 스크램블 메모리 22 : 데이터 발생기

24 : 스크램블러 26 : X/Y 멀티플렉서

28 : 어드레스/데이터 멀티플렉서 30 : 스캔 발생기

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 멀티칩 패키지의 번인 및 테스트 장치 및 방법에 관한 것으로, 더 상세하게는 멀티칩 패키지 제품을 하나의 테스트 프로그램에서 제품 특성에 맞는 조건을 제어하여 번인 및 테스트를 실시할 수 있는 멀티칩 패키지의 번인 및 테스트 장치 및 방법에 관한 것이다.

일반적으로, 패키지의 번인 및 테스트는 도 1에 도시된 바와 같이, 먼저 번인 및 테스트 장비(또는 번인 테스트장비; 도시 생략)를 동작시킨다. 그 번인 및 테스트장비에는 복수개의 팔레트(pallet)가 수용되는데, 그 팔레트에는 복수개의 패키지가 번인 테스트를 하기 위해 장착된다.

상기 번인 및 테스트장비를 가동하여 상기 팔레트에 장착된 각 패키지가 제대로 접촉되었는지를 검사하게 된다(단계 S10). 그리고, 상기 패키지를 프리히트 테스트 하기 위하여 소정온도로 상승시켜 프리히트 번인 테스트(Preheat Burn-in test)를 수행하게 된다(단계 S12). 즉, 소정 온도(예컨대, 85℃)까지 상승시켜 패키지의 테스트를 수행하는 것이다.

이후, 상기 소정온도(예컨대 85℃)로부터 예정된 온도(예컨대, 125℃)로 상승시켜 번인 테스트를 수행하게 된다(단계 S14). 그 번인 테스트를 수행한 후 다시 포스트히트 번인 테스트(Postheat Burn-in test)를 수행한다(단계 S16). 즉, 급격히 온도를 하강시키지 않고 일정 온도(예컨대, 85℃)까지 하강시켜 테스트를 수행하는 것이다.

그리고, 다시 소정의 룬 온도로 하강(단계 S18)시킨 후에 테스트를 종료하고 팔레트에 장착된 패키지를 꺼낸 후에 작업을 종료하게 된다.

한편, 멀티칩 패키지(Multi Chip Package)란 이동전화, 개인휴대단말기(PDA), 디지털카메라 등 휴대형 정보기기에 이용하는 제품을 위한 일종의 퓨전 메모리로서, 하나의 패키지안에 디램(DRAM), 에스램(SRAM), 플래쉬 메모리(Flash Memory) 등이 집적화되어 있는 새로운 개념의 제품이다. 예를 들어, 에스램과 낸드 플래쉬 메모리가 집적화되어 있는 멀티칩 패키지의 경우 에스램은 버퍼(buffer)/워킹(working) 메모리로 사용되고 낸드 플래쉬 메모리(NAND Flash Memory)는 데이터 저장용으로 사용되는데, 멀티칩 패키지 반도체는 서로 다른 칩을 적층해서 하나의 제품으로 패키지화한 것이므로 단품 2개를 각각 사용할 때보다 실장면적을 40%이상 줄일 수 있다.

디램, 에스램, 플래쉬 메모리 등으로 구별되는 반도체 소자들중에서 디램은 다이내믹 랜덤 액세스 메모리(Dynamic Random Access Memory)의 약어로서 A어드레스와 Y어드레스가 멀티플렉스되고, 에스램은 스테틱 랜덤 액세스 메모리(Static Random Access Memory)의 약어로서 X어드레스와 Y어드레스가 멀티플렉스되어 있지 않고 분리되어 있다. 그리고, 낸드 플래쉬 메모리는 데이터 편을 통하여 X어드레스와 Y어드레스를 주고 데이터 입출력으로 사용되는 어드레스 온 데이터 멀티플렉스(Address on Data Multiplex) 구조로 되어 있다.

어드레스 및 데이터 멀티플렉스 구조를 실시간으로 제어하려면 시스템 하드웨어 구성(System H/W Configuration)을 테스트 진행중에 온 더 플라이(On the Fly)로 바꾸어 주어야 하는 시스템 응용 이슈(System Application Issue)가 있다. 그러나, 실시간으로 시스템 하드웨어 구성을 바꾸는 것은 그리 간단한 문제가 아니다.

하나의 패키지에 이렇게 기본적인 동작인 틀린 제품이 적층되어 있으므로 하나의 테스트 흐름으로 해야만 제품의 패스(pass)/실패(fail)를 한번에 판단할 수 있다. 그러나, 기존의 TDBI(Test During Burn In)(or Monitoring Burn In) 시스템에서는 하나의 테스트 프로그램 흐름에서 어드레스 및 데이터 멀티플렉스 제어를 실시간으로 할 수가 없으므로 각 제품별로 따로 해주어야 하는 불편함이 있다.

특히, 번인 공정에서는 제품 번인시 고온에서 실행하는데 제품별로 적용하는 온도조건 및 스트레스 조건이 틀리므로 TDBI 시스템에서 적층된 제품 수만큼 번인 및 테스트를 진행했을 경우 제품 특성이 틀리므로 제품의 패스/실패 정보가 불리게 나타난다. 문제는 진행한 테스트결과를 이용하여 자동으로 양품, 불량품을 선별해내는 공정이 따로 있는데, 이렇게 할 경우에는 자동으로 진행하지 못하고 작업자가 제품별로 테스트된 결과를 가지고 수작업을 해야만 하므로 생산성 및 테스트 가격이 상승하게 되고, 설비의 생산능력이 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기한 종래의 문제점을 해결하기 위해 제안된 것으로, 각 제품별 프로그램을 하나의 프로그램으로 통합하여 멀티칩 패키지에 대한 번인 및 테스트를 간단하게 수행하도록 한 멀티칩 패키지의 번인 및 테스트 장치 및 방법을 제공함에 그 목적이 있다.

본 발명의 다른 목적을 한 개의 번인 및 테스트장치로 다양한 종류의 패키지를 번인 및 테스트할 수 있으므로 장비 및 설비의 수를 줄여서 원가절감을 할 수 있는 멀티칩 패키지의 번인 및 테스트 장치 및 방법을 제공하는 점에 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위하여 본 발명의 바람직한 실시예에 따른 멀티칩 패키지의 번인 및 테스트 장치는, 소정의 클럭신호를 발생시키는 클럭 발생기; 각 메모리 소자별 어드레스 및 데이터 멀티플렉스 조건을 저장하고, 상기 클럭 발생기로부터의 클럭신호에 근거하여 소정의 멀티플렉스 모드신호를 출력하는 마이크로 시퀀스 제어 유니트; 상기 마이크로 시퀀스 제어 유니트로부터의 제어신호에 근거하여 어드레스를 발생시키는 어드레스 발생기; 상기 마이크로 시퀀스 제어 유니트로부터의 제어신호에 근거하여 데이터를 발생시키는 데이터 발생기; 상기 어드레스 발생기에서 출력되는 어드레스를 입력받아 스크램블링한 후 출력하는 스크램블러; 상기 스크램블러에서 출력되는 신호와 상기 클럭 발생기로부터의 어드레스 멀티플렉스 클럭신호 및 상기 마이크로 시퀀스 제어 유니트로부터의 멀티플렉스 모드 신호에 근거하여 멀티플렉싱하는 X/Y 멀티플렉서; 및 상기 어드레스 발생기로부터의 어드레스와 상기 데이터 발생기로부터의 데이터와 클럭 발생기로부터의 어드레스 멀티플렉스 클럭신호와 데이터 멀티플렉스 클럭신호 및 상기 마이크로 시퀀스 제어 유니트로부터의 멀티플렉스 모드신호에 근거하여 멀티플렉싱하는 어드레스/데이터 멀티플렉서를 구비한다.

그리고, 본 발명의 실시예에 따른 멀티칩 패키지의 번인 및 테스트 방법은, 팔레트에 다수개의 상이한 메모리 소자가 적층된 패키지를 장착하고 그 패키지에 대한 접촉검사를 행하는 제 1과정; 및 상기 접촉검사가 완료되면 상기 패키지를 하나의 번인 및 테스트 프로그램에 의해 번인 및 테스트하되, 각 메모리 소자별로 어드레스 및 데이터 멀티플렉스 조건을 실시간 온 더 플라이로 변경하여 번인 및 테스트를 행하는 제 2과정을 구비한다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 멀티칩 패키지의 번인 및 테스트 방법에 대하여 설명하면 다음과 같다.

도 2는 본 발명이 적용되는 포커스 시리즈 패턴 제너레이터 보드의 구성을 나타낸 블록도로서, 패턴 제너레이터 보드는 소정의 클럭신호를 발생시키는 클럭 발생기(10); 각 메모리 소자별 어드레스 및 데이터 멀티플렉스 조건을 저장하고, 상기 클럭 발생기로부터의 클럭신호에 근거하여 소정의 멀티플렉스 모드신호를 출력하며, 시스템 동작 코드(system operation code)를 제어하는 마이크로 시퀀스 제어 유니트(12); 그 마이크로 시퀀스 제어 유니트(12)로부터의 제

어신호(Rate, PC)에 근거하여 어드레스를 발생시키는 X어드레스 발생기(14); 그 마이크로 시퀀스 제어 유니트(12)로부터의 제어신호(Rate, PC)에 근거하여 어드레스를 발생시키는 Y어드레스 발생기(16); 그 X어드레스 발생기(14)에서 출력되는 스캐램블 데이터를 저장하는 스캐램블 메모리(18); 그 Y어드레스 발생기(16)에서 출력되는 스캐램블 데이터를 저장하는 스캐램블 메모리(20); 그 마이크로 시퀀스 제어 유니트(12)로부터의 제어신호(Rate, PC)와 X어드레스 발생기(14)로부터의 스캐램블 데이터 및 Y어드레스 발생기(16)로부터의 스캐램블 데이터에 근거하여 소정의 데이터를 발생시키는 데이터 발생기(22); 그 X어드레스 발생기(14)에서 출력되는 어드레스와 Y어드레스 발생기(16)에서 출력되는 어드레스를 입력받아 스캐램블링한 후 출력하는 스캐램블러(24); 그 스캐램블러(24)에서 출력되는 신호(AX[0...15], AY[0...15])를 입력받아 클럭 발생기(10)로부터의 어드레스 멀티플렉스 클럭신호(Amux Clk)에 근거하여 멀티플렉싱하는 X/Y 멀티플렉서(26); 그 X어드레스 발생기(14)와 Y어드레스 발생기(16) 및 데이터 발생기(22)로부터의 신호(X[0...15], Y[0...15], D[0...17])를 입력받아 클럭 발생기(10)로부터의 신호(Amux Clk, Dmux Clk)에 근거하여 멀티플렉싱하는 어드레스/데이터 멀티플렉서(28); 및 그 클럭 발생기(10)로부터의 스캔 클럭신호(SCAN CLK0, SCAN CLK1)에 근거하여 스캔 데이터(SCAN[0...31])를 발생시키는 스캔 발생기(30)를 구비한다.

여기서, 그 X/Y 멀티플렉서(26)를 보다 상세히 설명하면 다음과 같다. 그 X/Y 멀티플렉서(26)는 도 3에 도시된 바와 같이, 그 스캐램블러(24)로부터의 신호(AX[0...15], AY[0...15])를 16비트의 Y어드레스 멀티플렉스 인에이블신호(즉, 어드레스 멀티플렉스 클럭신호(Addr Mux Clock)와 멀티플렉스 모드신호(Mux Mode)에 의해 생성된 신호임)에 근거하여 멀티플렉싱하는 AY멀티플렉서(26a); 및 스캐램블러(24)로부터의 신호(AX[0...15], AY[0...15])를 그 AY멀티플렉서(26a)에서 제공되는 인에이블신호에 근거하여 멀티플렉싱하는 AX멀티플렉서(26b)로 구성된다. 그 어드레스 멀티플렉스 클럭신호는 클럭 발생기(10)에서 출력되는 신호이고, 그 멀티플렉스 모드신호는 마이크로 시퀀스 제어 유니트(12)에서 출력되는 신호이다.

즉, 후술하는 도 5에서 알 수 있듯이 디램 메모리 소자가 리드(read) 또는 라이트(write) 등의 동작을 할 때 하나의 테스트 사이클에서 X어드레스와 Y어드레스를 동일한 어드레스 입력 핀을 통해서 받아들이므로, 시스템에서는 구간별로 X어드레스와 Y어드레스를 구별해 주어야 하고, 이러한 구별기능이 멀티플렉스 제어 기능이다.

그리고, 그 어드레스/데이터 멀티플렉서(28)에 대해 보다 상세히 설명하면 다음과 같다. 그 어드레스/데이터 멀티플렉서(28)는 도 4에 도시된 바와 같이, 그 X어드레스 발생기(14)와 Y어드레스 발생기(16) 및 데이터 발생기(22)로부터의 신호(X[0...15], Y[0...15], D[0...17])를 데이터 멀티플렉스 인에이블신호(즉, X멀티플렉스 클럭신호(X Mux Clock)와 Y멀티플렉스 클럭신호(Y Mux Clock) 및 데이터 멀티플렉스 모드신호(Data Mux Mode)에 의해 생성된 신호임)에 근거하여 멀티플렉싱하는 구조로 되어 있다. 그 X멀티플렉스 클럭신호와 Y멀티플렉스 클럭신호는 클럭 발생기(10)에서 출력되는 신호이고, 그 데이터 멀티플렉스 모드신호는 마이크로 시퀀스 제어 유니트(12)에서 출력되는 신호이다.

즉, 후술하는 도 7에서 알 수 있듯이, 낸드 플래쉬 메모리 소자는 데이터 핀을 통하여 커맨드 및 어드레스를 소자에 인가하여야 할 경우에는 X어드레스 또는 Y어드레스를 구별하여 주어야 하고, 데이터를 라이트(write)하기 위해서는 데이터 핀에 데이터를 인가해 주어야 한다. 그 데이터 핀을 통하여 어드레스 및 데이터를 조건에 따라서 선택적으로 받아들이는데 이를 제어하기 위해서 필요한 기능이 도 4의 어드레스/데이터 멀티플렉서(28)에서 행하는 어드레스 온 데이터 멀티플렉스 기능이다.

도 5는 본 발명의 설명에 채용되는 SDRAM의 라이트 타이밍도로서, 동기식 디램 동작을 하기 위해서 기본적으로 액티브(active), 커맨드(command), 프리차지(precharge)의 3개의 사이클로 나뉘어지는데, 동일 어드레스 입력핀으로 액티브 사이클에서는 X어드레스를 래치하고, 커맨드 사이클에서는 Y어드레스를 래치한다. 이러한 소자를 테스트하기 위해서 TDBI 시스템에서는 상술한 도 2와 같은 X어드레스 발생기(14)와 Y어드레스 발생기(16)가 필요하다. 그리고, 최종적으로 소자에 인가하는 어드레스가 X어드레스인지 아니면 Y어드레스인지를 구별해 주기 위해서 도 3에서와 같은 X/Y 멀티플렉서(26)를 제어한다.

도 6은 본 발명의 설명에 채용되는 SRAM의 라이트 타이밍도로서, 디램제품과는 달리 소자의 어드레스 핀이 X어드레스 핀, Y어드레스 핀으로 구별되어 있다. 이런 소자를 테스트하기 위해서 TDBI 시스템에서는 상술한 도 2와 같은 X어드레스 발생기(14)와 Y어드레스 발생기(16)가 필요하다. 그 X어드레스 발생기(14)에서 발생하는 시스템 어드레스는 소자 X어드레스에 인가하고, Y어드레스 발생기(16)에서 발생하는 시스템 어드레스는 소자 Y어드레스에 인가한다.

도 7은 본 발명의 설명에 채용되는 낸드 플래쉬 메모리의 라이트 타이밍도로서, 기본적으로 커맨드, Y어드레스, X어드레스 등을 바이트단위로 입출력핀을 통해서 인가하는데, 커맨드, Y어드레스, X어드레스 사이클에서 소자에 어드레스를 인가하기 위해서는 입출력핀으로 커맨드 사이클에서는 X 또는 Y어드레스를 래치하고, Y어드레스 사이클에서는 Y어드레스를 래치한다. 그리고, X어드레스 사이클에서는 X어드레스를 래치한다.

이와 같은 방식으로, 먼저 커맨드와 어드레스를 먼저 세팅한 후에 입출력핀에 데이터를 인가해 주어야 하는데, 데이터는 도 2의 데이터 발생기(22)에서 발생시킨다. 따라서, 낸드 플래쉬 메모리의 경우처럼 커맨드로 되어 있는 입출력

핀을 통해서 사이클 바이 사이클(Cycle by Cycle)로 X어드레스, Y어드레스, 데이터를 구분해서 소자에서 받아들이는 경우에 TDBI 시스템에서는 X 또는 Y어드레스를 구분해야 할 경우에는 도 2의 X/Y멀티플렉서(26)를 제어하고, 데이터로 할 경우에는 어드레스/데이터 멀티플렉서(28)(즉, 어드레스 온 데이터 멀티플렉서)를 제어하여 시스템의 X어드레스, Y어드레스, 데이터를 소자에 인가한다.

이제, 본 발명의 실시예에 따른 멀티칩 패키지의 번인 및 테스트 방법에 대하여 도 8의 플로우차트를 참조하여 보다 상세히 설명한다.

먼저, 번인 및 테스트 장비에 수용된 각각의 팔레트에 복수개의 패키지를 장착시킨 후에 동작시키고, 각 패키지에 대한 각종 멀티플렉스 선택 및 테스트 조건을 셋업한다(단계 S30).

그리고, 그 팔레트에 장착된 각 패키지(즉, 디램, 에스램, 플래쉬 메모리 등이 적층된 멀티칩 패키지)가 제대로 접촉되었는지를 검사하여, 제대로 접촉되어 있으면(단계 S32에서 'Yes') 그 패키지들중에서 첫 번째 테스트대상에 대한 멀티플렉스 조건을 자동으로 선택한다(단계 S34). 즉, 하나의 번인 및 테스트 프로그램(즉, 각 메모리 소자의 번인 및 테스트 프로그램을 통합시킨 프로그램임)에 의해 첫 번째 테스트대상에 대한 멀티플렉서를 선택하게 되는데, 예를 들어 그 패키지의 첫 번째 테스트대상이 동기식 디램 소자일 경우에는 X/Y 멀티플렉서(26)를 선택하고, 그 패키지의 첫 번째 테스트대상이 낸드 플래쉬 메모리 소자일 경우에는 X/Y 멀티플렉서(26) 및 어드레스/데이터 멀티플렉서(28)를 선택한다.

첫 번째 테스트대상에 대한 멀티플렉스 조건이 무작위로 즉, 자동으로 선택된 이후에는, 그 하나의 번인 및 테스트 프로그램에 근거하여 해당 테스트대상에 대한 패키지의 데이터를 다운로드 받고, 온도를 세팅한다(단계 S36). 여기서, 패키지의 데이터는 패키지의 패턴과 타이밍, 스크램블, 스캔, 및 전압에 대한 데이터를 의미한다.

그리고, 그 다운로드받은 정보 및 세팅된 온도에 근거하여, 그 첫 번째 테스트대상을 테스트 런(Test Run)한다(단계 S38).

그 첫 번째 테스트대상에 대하여, 그 다운로드받은 정보 및 세팅된 온도에 근거한 테스트 런을 수행한 후, 장치결함이 발생하는지를 판단하게 된다(단계 S40). 여기서, 장치 결함은 파워 결함(Power default)를 의미하지만 별도의 결함 등도 여기에 포함되게 된다.

장치 결함이 발생되면, 챔버 알람(Chamber alarm)(단계 S41)을 진행한 후 종료하게 되고, 장치 결함이 발생되지 않으면(단계 S40에서 'No') 그 첫 번째 테스트대상이 최종적인 테스트대상인지를 확인하고, 그 첫 번째 테스트대상이 최종적인 테스트 대상이면(단계 S42에서 'Yes') 번인 및 테스트를 종료하게 된다.

후속하는 테스트대상(후속 테스트 아이템)이 있으면(단계 S42에서 'No') 그 후속 테스트대상에 대하여 상술한 단계 S34의 동작 및 그 이하 단계의 동작을 수행시킨다.

발명의 효과

이상 상세히 설명한 바와 같이 본 발명에 따르면, 테스트 아이템이 시작될 때마다 멀티플렉스 조건을 자동으로 세팅해 주므로, 제품특성에 맞는 번인 및 테스트를 실시간으로 행하게 되고 그로 인해 생산성이 향상된다.

한편, 본 발명은 상술한 실시예로만 한정되는 것이 아니라 본 발명의 요지를 벗어나지 않는 범위내에서 수정 및 변형하여 실시할 수 있고, 그러한 수정 및 변형이 가해진 기술사상 역시 이하의 특허청구범위에 속하는 것으로 보아야 한다.

(57) 청구의 범위

청구항 1.

소정의 클럭신호를 발생시키는 클럭 발생기;

각 메모리 소자별 어드레스 및 데이터 멀티플렉스 조건을 저장하고, 상기 클럭 발생기로부터의 클럭신호에 근거하여 소정의 멀티플렉스 모드신호를 출력하는 마이크로 시퀀스 제어 유니트;

상기 마이크로 시퀀스 제어 유니트로부터의 제어신호에 근거하여 각각의 어드레스를 발생시키는 복수개의 어드레스 발생기;

상기 마이크로 시퀀스 제어 유니트로부터의 제어신호에 근거하여 데이터를 발생시키는 데이터 발생기;

상기 어드레스 발생기에서 출력되는 어드레스를 입력받아 스크램블링한 후 출력하는 스크램블러;

상기 스크램블러에서 출력되는 신호와 상기 클럭 발생기로부터의 어드레스 멀티플렉스 클럭신호 및 상기 마이크로 시퀀스 제어 유니트로부터의 멀티플렉스 모드 신호에 근거하여 멀티플렉싱하는 X/Y 멀티플렉서; 및

상기 어드레스 발생기로부터의 어드레스와 상기 데이터 발생기로부터의 데이터와 클럭 발생기로부터의 어드레스 멀티플렉스 클럭신호와 데이터 멀티플렉스 클럭신호 및 상기 마이크로 시퀀스 제어 유니트로부터의 멀티플렉스 모드신호에 근거하여 멀티플렉싱하는 어드레스/데이터 멀티플렉서를 구비하는 것을 특징으로 하는 멀티칩 패키지의 번인 및 테스트 장치.

청구항 2.

제 1항에 있어서,

상기 마이크로 시퀀스 제어 유니트는, 동기식 디램 소자를 테스트하는 경우에 상기 동기식 디램 소자에 최종적으로 인가하는 어드레스가 X어드레스와 Y어드레스중에서 어느 어드레스인지를 구별하기 위해 상기 X/Y 멀티플렉서를 제어하는 것을 특징으로 하는 멀티칩 패키지의 번인 및 테스트 장치.

청구항 3.

제 1항에 있어서,

상기 마이크로 시퀀스 제어 유니트는, 낸드 플래쉬 메모리 소자를 테스트하는 경우에 상기 낸드 플래쉬 메모리 소자가 어드레스 및 데이터를 조건에 따라 선택적으로 받아들여도록 상기 어드레스/데이터 멀티플렉서를 제어하는 것을 특징으로 하는 멀티칩 패키지의 번인 및 테스트 장치.

청구항 4.

팔레트에 다수개의 상이한 메모리 소자가 적층된 패키지를 장착하고 그 패키지에 대한 접촉검사를 행하는 제 1과정; 및

상기 접촉검사가 완료되면 상기 패키지를 하나의 번인 및 테스트 프로그램에 의해 번인 및 테스트하되, 각 메모리 소자별로 어드레스 및 데이터 멀티플렉스 조건을 실시간 온 더 플라이로 변경하여 번인 및 테스트를 행하는 제 2과정을 구비하는 것을 특징으로 하는 멀티칩 패키지의 번인 및 테스트 방법.

청구항 5.

제 4항에 있어서,

상기 제 2과정의 하나의 번인 및 테스트 프로그램은, 상기 각 메모리 소자의 번인 및 테스트 프로그램을 통합시킨 것을 특징으로 하는 멀티칩 패키지의 번인 및 테스트 방법.

청구항 6.

번인 및 테스트 장비에 수용된 팔레트에 복수개의 패키지를 장착하고 상기 장비를 동작시키는 단계와;

상기 각 패키지에 대한 각종 멀티플렉스 선택 및 테스트 조건을 셋업하는 단계와;

상기 팔레트에 장착된 각종 패키지가 제대로 접촉되었는지를 접촉검사를 하는 단계와;

상기 패키지에 해당하는 멀티플렉스 조건을 무작위로 선택하는 단계와;

상기 패키지의 데이터를 다운로드하고, 온도를 세트하는 단계와;

상기 다운로드 받은 정보에 근거하여 첫 번째 테스트 대상(패키지)을 테스트 런(Test Run)하는 단계와;

장치 결함이 발생하는지를 확인하는 단계와;

장치 결함이 있으면 챔버 알람을 한 후 종료하고, 장치 결함이 없으면 최종 테스트 아이টে임을 확인하는 단계와;

최종 테스트 아이템이 이상이 없으면 종료하는 단계로 이루어지는 것을 특징으로 하는 멀티칩 패키지의 번인 및 테스트 방법.

청구항 7.

제 6항에 있어서,

상기 데이터를 다운로드하고 온도를 세트하는 단계에서, 상기 데이터는 패키지의 패턴, 타이밍, 스크램블, 스캔 및 전압 데이터인 것을 특징으로 하는 멀티칩 패키지의 번인 및 테스트 방법.

청구항 8.

제 6항에 있어서,

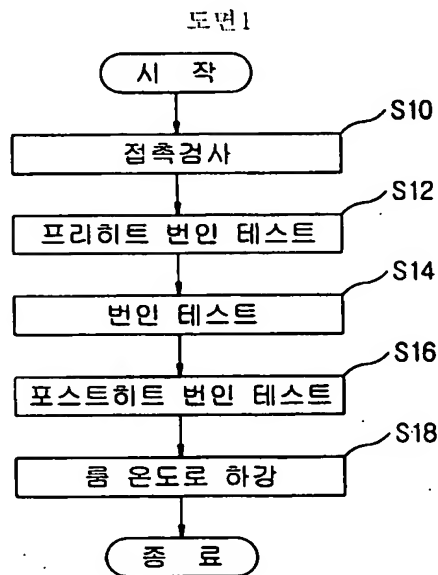
상기 장치 결함이 발생하는 지를 확인하는 단계에서, 장치 결함은 파워 결함인 것을 특징으로 하는 멀티칩 패키지의 번인 및 테스트 방법.

청구항 9.

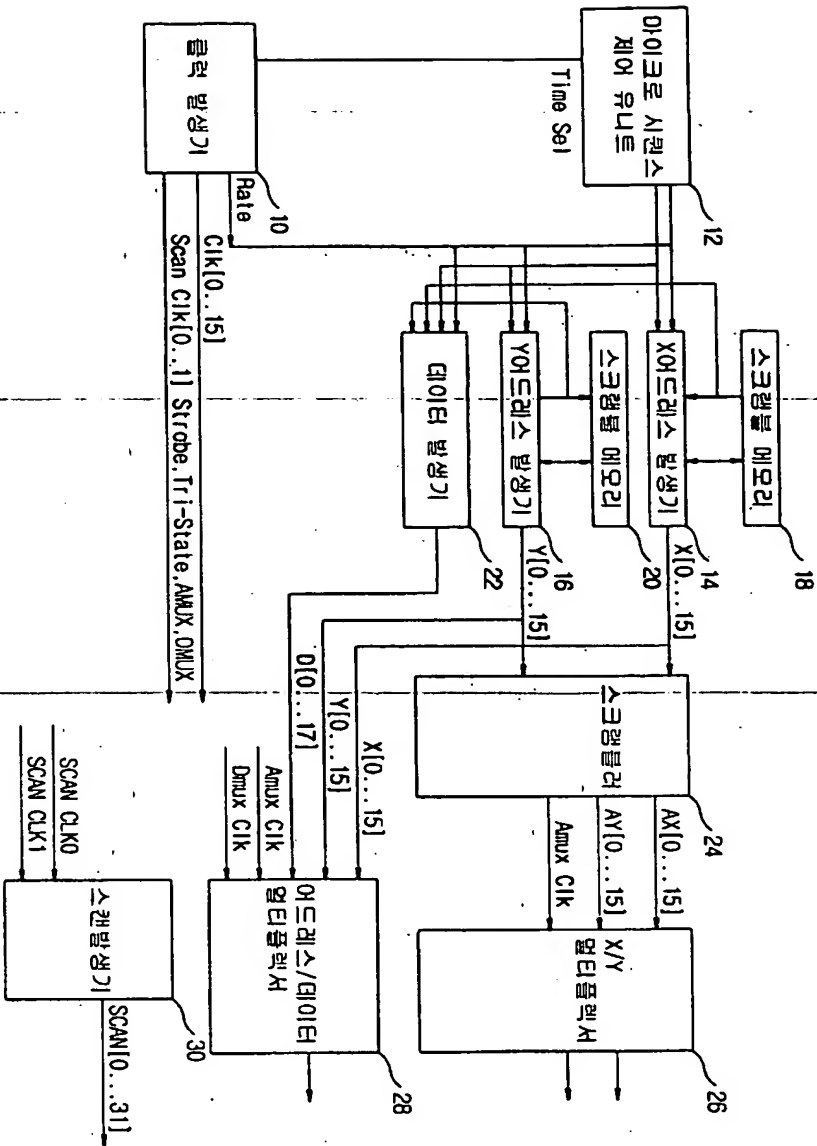
제 6항에 있어서,

상기 최종 테스트 아이템을 확인하는 단계에서, 문제가 발생되면 후속 테스트 아이템을 수행하고 해당하는 멀티플렉스 조건 선택전의 단계로 이동하여 후속 단계를 진행하는 것을 특징으로 하는 멀티칩 패키지의 번인 및 테스트 방법.

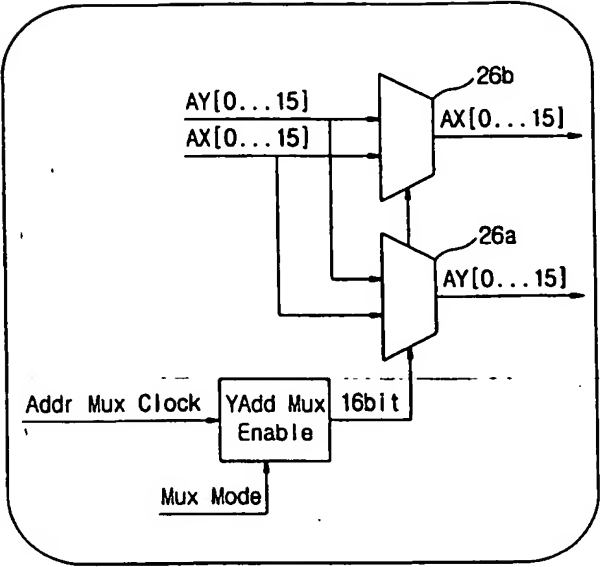
도면



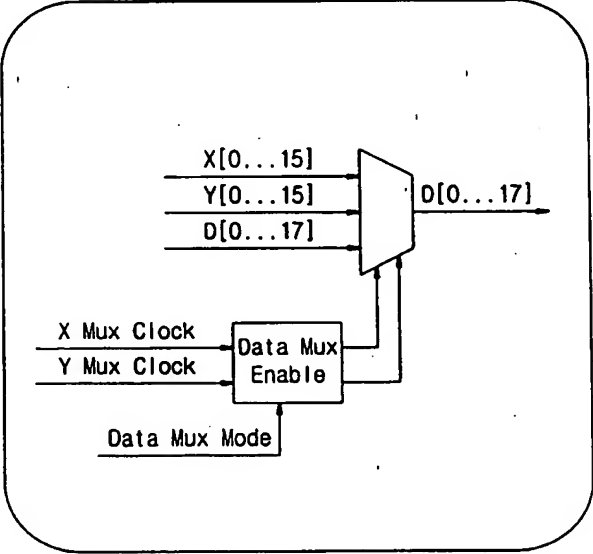
도면2



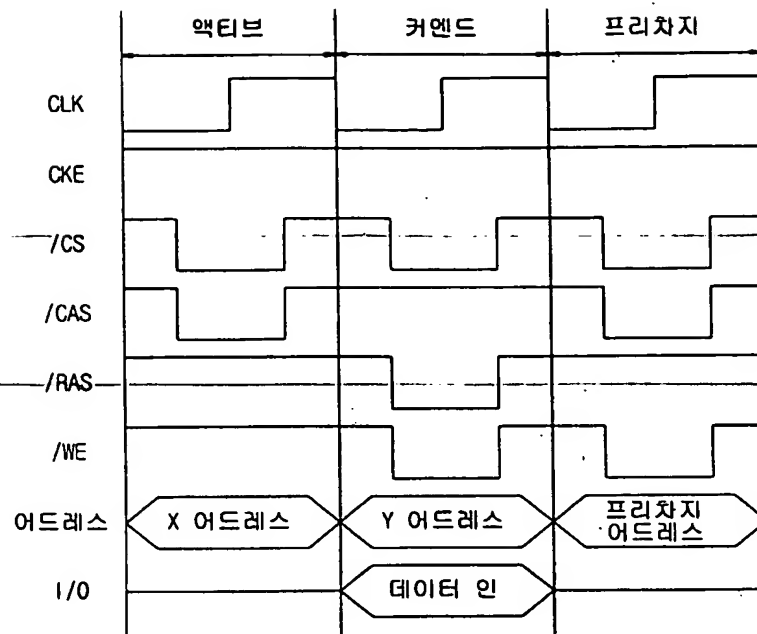
도면3



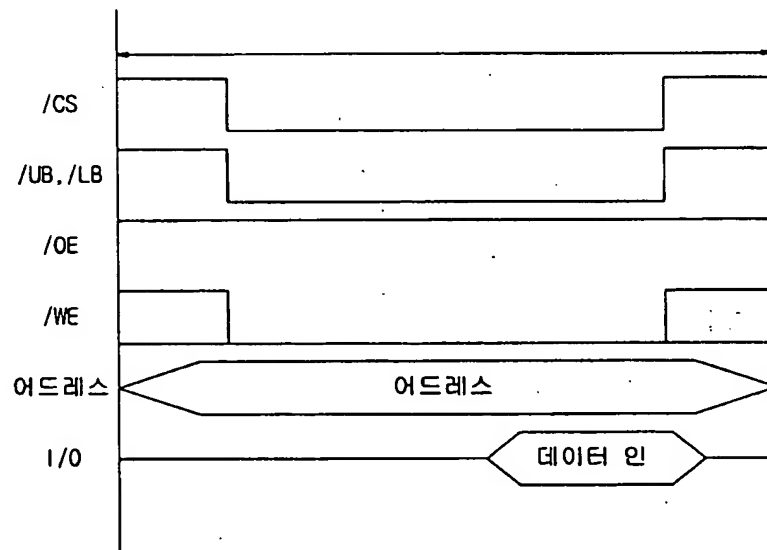
도면4



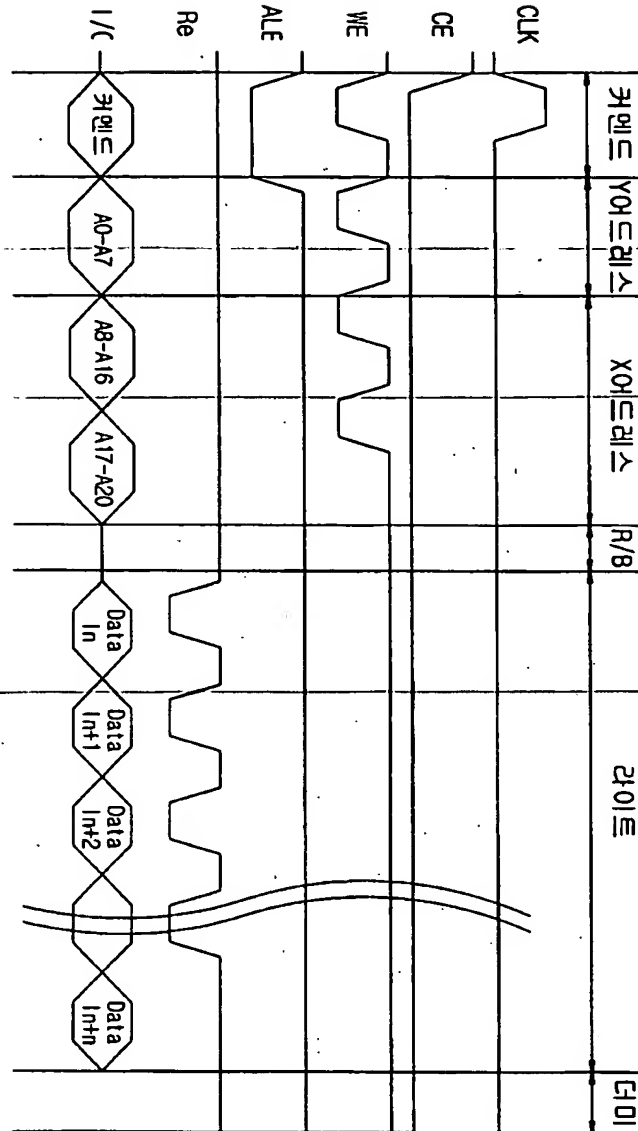
도면5



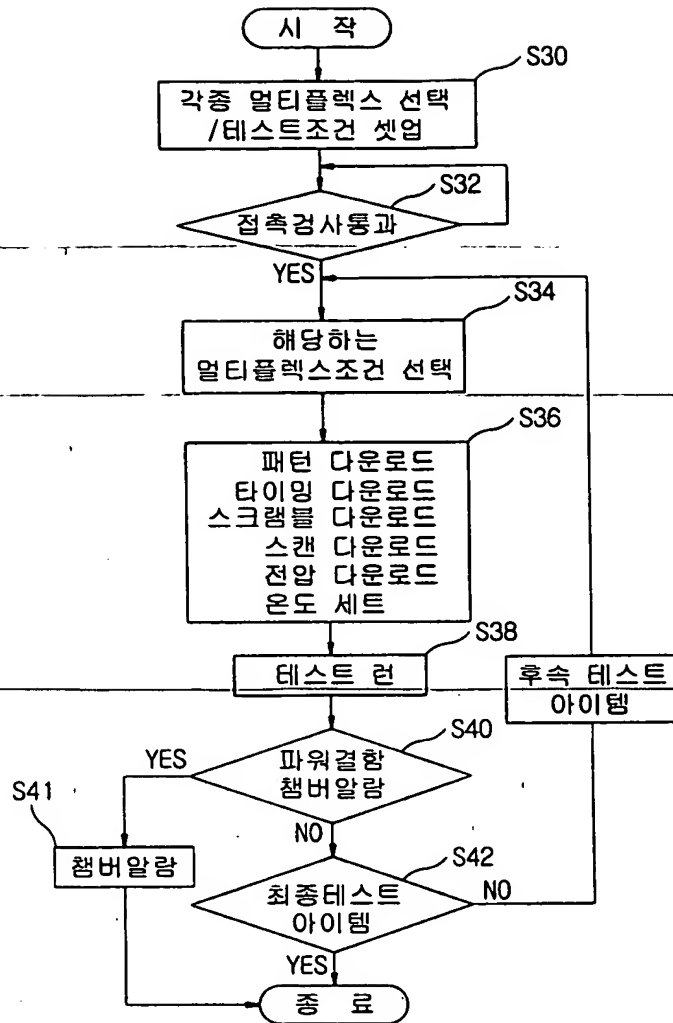
도면6



도면 7



도면8



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS .**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.